

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Martin Gröpl
Serial No.: 10/652,256
Filed: August 29, 2003
Title: INTEGRATED CIRCUIT WITH OVERVOLTAGE PROTECTION
Docket No.: 36088

LETTER

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Enclosed is a certified copy of German Patent Application No. 102 41 354.1; the priority of which has been claimed in the above-identified application.

Respectfully submitted,

PEARNE & GORDON LLP

By John P. Murtaugh
John P. Murtaugh, Reg. No. 34226

1801 East 9th Street, Suite 1200
Cleveland, Ohio 44114-3108
(216) 579-1700

Date: Nov. 17, 2003

I hereby certify that this correspondence is being deposited with the United States Postal Service as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date indicated below.

John P. Murtaugh

Name of Attorney for Applicant(s)

Nov. 17, 2003

Date

John P. Murtaugh

Signature of Attorney

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 102 41 354.1

Anmeldetag: 06. September 2002

Anmelder/Inhaber: Xignal Technologies AG, Unterhaching/DE

Bezeichnung: Integrierte Schaltung mit Überspannungsschutz

IPC: H 04 M 3/18

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 22. September 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

A handwritten signature in black ink, appearing to read 'Brosig', written over a horizontal line.

Brosig



Klinger & Partner

GEWERBLICHER RECHTSSCHUTZ INTELLECTUAL PROPERTY

Klinger & Partner GbR • Bavariaring 20 • D-80336 München

Dr. jur. Alfred N. Klinger
Beate Hanika
Olaf Köhler
Barbara Dombek
Rechtsanwälte

Dr. rer. nat. Peter Roos
Patentanwalt • European Patent Attorney

Dipl.-Kfm. Robert Thalhauser
Wirtschaftsprüfer • Steuerberater

Telefon: +49 (0)89 / 544 25 40
Telefax: +49 (0)89 / 543 90 40
Internet: www.klinger-iplaw.com
E-Mail: mail@klinger-iplaw.com

Ihr Zeichen / Your Ref.

Unser Zeichen / Our Ref.

Datum / Date

10272 P 1234 DE

06. September 2002

Anmelder: **Xignal Technologies AG**
Leipziger Straße 16
82008 Unterhaching

Integrierte Schaltung mit Überspannungsschutz

Integrierte Schaltung mit Überspannungsschutz

Die Erfindung betrifft einen Überspannungsschutz für mikroelektronische integrierte Schaltungen, insbesondere eine integrierte Schaltung für ein drahtgebundenes Kommunikationssystem mit mehreren Kommunikationsanschlüssen zum Anschluss von externen elektrischen Signalleitungen.

Eine solche integrierte Schaltung, beispielsweise in CMOS-Technologie implementiert, kann beispielsweise eine Komponente für ein standardisiertes Kommunikationssystem wie ISDN, xDSL, Ethernet, etc. sein, welche als Schnittstelle eines in einem derartigen Kommunikationssystem verwendeten Geräts dient. Bei den elektrischen Signalleitungen kann es sich beispielsweise um Telefonleitungen oder spezielle Datenübertragungsleitungen wie Netzkabel handeln, mit welchen einer oder mehrere Kommunikationskanäle in dem System physikalisch bereitgestellt werden.

Überspannungen mit unter Umständen zerstörerischer Wirkung können an derartigen Schaltungen, insbesondere bei der Handhabung derartiger Schaltungen, durch elektrostatische Aufladungen entstehen, die bei Berührung von Schaltungsanschlüssen auf die Schaltung übertragen werden. Überspannungen können aber auch durch Blitze hervorgerufen werden, deren Strompfad in kapazitiver und/oder induktiver Kopplung mit der integrierten Schaltung oder einer daran angeschlossenen Signalleitung steht.

Aus der US-Patentschrift 5,682,047 ist eine integrierte Schaltung umfassend mehrere Anschlüsse zum Anschluss von externen elektrischen Signalleitungen bekannt, wobei jedem Anschluss ein Eingabe/Ausgabe-Schaltkreis zur Eingabe/Ausgabe von Signalen von bzw. zu den Signalleitungen zugeordnet ist, und wobei jedem Anschluss ein Thyristor zugeordnet ist, um eine an dem entsprechenden Anschluss auftretende, durch elektrostatische Aufladung bedingte Überspannung durch einen Stromfluss durch den entsprechenden Thyristor abzubauen. Eine Besonderheit dieses so genannten ESD-Schutzes ist hierbei die Anordnung einer von der Thyristorstruktur isoliert vorgesehenen Gateelektrode im Bereich eines pn-Übergangs der Thyristorstruktur zur gesteuerten Induktion eines elektrischen Felds in diesem Bereich der Thyristorstruktur. Durch eine

Kopplung dieser Gateelektrode mit dem zu schützenden Schaltungsknoten wird dieses elektrische Feld beim Auftreten der elektrostatischen Überspannung erzeugt und ermöglicht dadurch das Zünden des Thyristors bei einer relativ niedrigen Spannung, was zum Schutz von integrierten Schaltungen mit relativ niedriger Versorgungsspannung
5 notwendig ist und ohne diese Ansteuerung einer Gateelektrode schwer zu realisieren wäre.

Dieser bekannte ESD-Schutz ist für eine Überspannungsabsicherungen der integrierten Schaltung im Betrieb wenig geeignet, da im installierten Zustand der Schaltung
10 elektrostatische Aufladungen praktisch nicht auftreten, wohingegen die Gefahr von blitzbedingten Überspannungen dominiert, was für die betriebsmäßige Absicherung eine auch für (in der Regel länger andauernde) Blitzentladungen geeignete Dimensionierung des Thyristors erfordert. Davon abgesehen besteht das Problem, dass ein durch Überspannung gezündeter Thyristor bedingt durch die im Betrieb an dem abgesicherten
15 Schaltungsknoten herrschende Spannung nicht wieder in den sperrenden Zustand übergehen würde, nachdem die Überspannung abgebaut wurde.

Aus der deutschen Patentschrift DE 43 26 596 C2 ist eine Schutzschaltungsanordnung für elektronische Teilnehmerschaltungen gegen Überspannungen auf Teilnehmer-
20 anschlussleitungen bekannt. Diese aus diskreten Bauelementen aufgebaute Anordnung ist zum Schutz von blitzbedingten Überspannungen auf den Teilnehmerleitungen vorgesehen und verwendet einen herkömmlichen, kostengünstigen Thyristor als gemeinsames Stromableitungselement für mehrere Teilnehmeranschlussleitungen, die, über jeweilige Dioden galvanisch voneinander getrennt, mit der Kathode des Thyristors
25 verbunden sind, dessen Anode mit einem festen Bezugspotenzial verbunden ist. Bei dieser bekannten Schutzanordnung ist die Steuerelektrode des Thyristors einerseits über einen Widerstand mit einer Steuerspannung verbunden und andererseits mit einem Eingang eines Komparators verbunden, dessen anderer Eingang mit einer Vergleichs-
spannung beaufschlagt wird. Das am Ausgang des Komparators bereitgestellte Signal
30 wird zur Steuerung sämtlicher Teilnehmerschaltungen verwendet, um diese Teilnehmerschaltungen stromlos zu schalten, wenn eine Überspannung abgeleitet wird, so dass

nach dem Abklingen der Überspannung der Haltestrom des Thyristors unterschritten wird und dieser dann in den gesperrten Zustand zurückkehrt.

Nachteilig ist bei diesem Stand der Technik zunächst der schaltungstechnische Aufwand zur Realisierung des Überspannungsschutzes durch diskrete Bauelemente. Ferner ist diese Anordnung nicht zur optimalen Absicherung von mehreren Signalleitungen geeignet, an welchen im Betrieb voneinander verschiedene Spannungen herrschen, z.B. bei Signalleitungen, auf welchen Signale nach unterschiedlichen Kommunikationsstandards übertragen werden. Schließlich führt das Zünden des Thyristors dieser bekannten Schaltungsanordnung zwangsläufig zu einer Störung auch der nicht von der Überspannung betroffenen Signalleitungen, was praktisch einem Totalausfall der Datenübertragung gleichkommt.

Es ist eine Aufgabe der vorliegenden Erfindung, eine integrierte Schaltung für ein drahtgebundenes Kommunikationssystem umfassend mehrere Kommunikationsanschlüsse bereitzustellen, die gegen ein Auftreten von Überspannungen geschützt ist und deren Betrieb durch auftretende Überspannungen möglichst wenig beeinträchtigt wird.

Diese Aufgabe wird gelöst mit einer integrierten Schaltung, welche die in Anspruch 1 angegebenen Merkmale aufweist. Die abhängigen Ansprüche betreffen vorteilhafte Weiterbildungen der Erfindung.

Bei der erfindungsgemäßen integrierten Schaltung kann auch eine im Betrieb auftretende Überspannung, beispielsweise eine durch einen Blitzeinschlag bedingte und über eine elektrische Signalleitung zur Schaltung hin übertragene Überspannung, durch Zünden eines zugeordneten Thyristors zuverlässig abgebaut werden, wobei durch die Anordnung mehrerer Thyristoren die Beeinträchtigung der Kommunikation insgesamt minimiert werden kann. Da im Falle einer auftretenden Überspannung auch der zugeordnete Eingabe/Ausgabe-Schaltkreis über einen Steuerschaltkreis stromlos geschaltet wird, lässt sich sicherstellen, dass nach einem Abklingen der Überspannung der Thyristor wieder in den sperrenden Zustand übergeht, so dass die Kommunikation unmittelbar nach dieser Beeinträchtigung fortgesetzt werden kann, und zwar selbst dann,

wenn die Schwellspannung (Zündspannung) des Thyristors sowie dessen Haltestrom relativ niedrig vorgesehen sind (z.B. mit einer Schwellspannung knapp über den im Betrieb normalerweise auftretenden Spannungen). Eine vergleichsweise niedrige Schwellspannung führt vorteilhaft zu einer hohen Ansprechempfindlichkeit des Überspannungsschutzes, wobei die erfindungsgemäße Schaltung es sogar erlaubt, die Schwellspannungen der mehreren Thyristoren unterschiedlich auszulegen, beispielsweise um bei mehreren Kommunikationskanälen mit voneinander verschiedenen Signalspannungen bzw. -strömen diese Schwellspannungen der jeweils zugeordneten Thyristoren individuell anzupassen.

10

Unabhängig davon ergibt sich bei der erfindungsgemäßen Schaltung praktisch ein vernachlässigbarer Mehraufwand zur Realisierung des Überspannungsschutzes durch Integration dieser Funktion in die integrierte Schaltung. Die Hochintegration dieser Blitzschutz-Funktionalität in ein in einer Standardtechnologie (insbesondere CMOS) gefertigtes IC ist möglich, wenn es so konstruiert ist, dass im Überspannungsfall nur wenig Energie als Wärme im Inneren der integrierten Schaltung frei wird.

15

Durch Verwendung einer pnpn-Struktur (Thyristor) lassen sich die Ströme niederohmig ableiten. Eine auch für CMOS-Technologien geeignete, an sich bekannte Layout-Anordnung eines Thyristors ist in Fig. 5a dargestellt. Der Thyristor wird zweckmäßigerweise so dimensioniert, dass die zur Aufrechterhaltung des Stromflusses im Thyristor notwendige Spannung möglichst klein ist.

20

In einfacher Weise kann die Stromableitung derart vorgesehen sein, dass die Anode oder Kathode wenigstens eines der Thyristoren mit einem Kommunikationsanschluss verbunden ist. Diese Verbindung des Thyristors mit dem Kommunikationsanschluss kann hierbei direkt vorgesehen sein oder über weitere im Überspannungsfall niederohmig leitende Komponenten wie eine Diode. Die Anordnung einer Diode an dieser Stelle ist insbesondere bei einer Ausführungsform interessant, bei welcher die Anode oder Kathode wenigstens eines der Thyristoren mit Kathoden bzw. Anoden von mehreren Dioden verbunden ist und die Anoden bzw. Kathoden dieser Dioden mit verschiedenen der Kommunikationsanschlüsse verbunden sind, um an diesen Kommunikations-

25

30

anschlüssen auftretende Überspannungen mittels dieses Thyristors abzubauen. Diese Ausführung ist für eine Hochintegration jedoch insofern ungünstig, als an jeder Diode beim Ableiten des Blitzstroms eine zusätzliche Spannung (Durchlassspannung) abfällt, die etwa ebenso hoch ist wie am Thyristor (typisch ca. 1V). Dadurch verdoppelt sich
 5 praktisch die Wärmeentwicklung gegenüber einer Ausführung mit getrennten Thyristoren.

Zur Vermeidung dieses Nachteils kann zum Abbau von Überspannungen an mehreren, hinsichtlich der vorherrschenden Betriebsbedingungen gleichwertigen Kommunikations-
 10 anschlüssen alternativ ein gemeinsamer Mehrfachthyristor vorgesehen sein, der für diese Anschlüsse einen gemeinsamen Ableitungspfad vorsieht und beispielsweise eine Kathode und mehrere Anoden aufweist. Eine wieder für CMOS-Technologien geeignete, an sich bekannte Realisierung eines Doppelthyristors mit zwei Anoden ist in Fig. 5b dargestellt.

15 Durch diese Maßnahme können zwei oder mehr Kommunikationsanschlüsse durch einen einzigen (gemeinsamen) Thyristor abgesichert werden, beispielsweise ein Leitungspaar bzw. eine Leitungsmehrzahl, welche einen von mehreren Kommunikationskanälen der integrierten Schaltung bildet. Bei einheitlichem Betriebsspannungsbereich der Signale
 20 auf den Leitungen eines bestimmten Kommunikationskanals ist die Absicherung mit einer bestimmten angepassten Schwellspannung zweckmäßig und ist mit einem einzigen Thyristor (und mehreren Dioden) oder mit einem Mehrfachthyristor in einfacher Weise zu erzielen, z.B. zur Absicherung von differenziellen Ein-/Ausgängen.

25 Bevorzugt ist vorgesehen, dass jeder der Kommunikationsanschlüsse genau einem von mehreren Kommunikationskanälen der integrierten Schaltung zugeordnet ist und jeder der Thyristoren genau einem der Kommunikationskanäle zugeordnet ist. Wenn kein Thyristor zur Ableitung von Überspannungen an Kommunikationsanschlüssen vorgesehen ist, die zu verschiedenen Kommunikationskanälen gehören, so können kanal-
 30 spezifische optimale Schwellspannungen und/oder Ableitungswiderstände der Thyristoren optimal eingestellt werden.

Hinsichtlich der Bemessung der Schwellspannungen ist es bevorzugt, dass wenigstens einer der Thyristoren mit einer Schwellspannung ausgelegt ist, die weniger als 150% der betriebsmäßig maximal an diesem Thyristor anliegenden Spannung beträgt, insbesondere weniger als 120%.

5

Die Abschaltung von Eingangs- bzw. Ausgangsschaltkreisen lässt sich in einfacher Weise realisieren, indem wenigstens einer der Steuerschaltkreise als Inverter bzw. Komparator ausgebildet ist, dessen Eingang mit der Steuerelektrode wenigstens eines der Thyristoren verbunden ist. Ein binäres Ausgangssignal eines solchen Inverters
 10 eignet sich für eine gut definierte Ansteuerung des entsprechenden Steuerschaltkreises, wobei eine im Allgemeinen jedem Inverter inhärente Verzögerung von dessen Ausgangssignal vorteilhaft zu einem Wiederinbetriebnehmen des Eingang/Ausgang-Schaltkreises erst dann führt, wenn der über den Thyristor abgeleitete Strom bereits abgeklungen ist. Der Eingang eines Steuerschaltkreises kann auch mit Steuerelektroden
 15 von mehreren Thyristoren verbunden sein, insbesondere von Thyristoren, welche zur Absicherung eines einzigen Kommunikationskanals vorgesehen sind.

Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen mit Bezug auf die beigefügten Zeichnungen näher beschrieben. Es stellen dar:

20

Fig. 1 drei schematische Blockschaltbilder von integrierten Schaltungen mit Blitzschutzfunktionalität,

Fig. 2 eine Ausführungsform der in Fig. 1a schematisch dargestellten Schaltung,

25

Fig. 3a eine Ausführungsform der in Fig. 1b schematisch dargestellten Schaltung,

Fig. 3b einen Teil einer weiteren Ausführungsform, welche eine Modifikation der in Fig. 3a dargestellten Schaltung verwendet,

30

Fig. 4 eine Ausführungsform einer weiteren Schaltung mit einer Vielzahl von Kommunikationskanälen, die jeweils voll-differenziell ausgeführt sind,

Fig. 5a eine Darstellung einer Implementierung eines Thyristors in CMOS-Technologie, und

5 Fig. 5b eine Darstellung einer weiteren Implementierung eines Thyristors, nämlich eines Doppel-Anoden-Thyristors, in CMOS-Technologie.

Bei der nachfolgenden Beschreibung von Ausführungsbeispielen werden für analoge Komponenten im Wesentlichen die gleichen Bezugszeichen verwendet, so dass bei der
10 Beschreibung der einzelnen Ausführungsbeispiele im Wesentlichen nur auf die Unterschiede zu bereits beschriebenen Ausführungsbeispielen eingegangen wird.

Die Fig. 1a, 1b und 1c stellen schematisch integrierte Schaltungen (10, 110 und 210) für ein drahtgebundenes Kommunikationssystem (z.B. xDSL) dar. Jede Schaltung umfasst
15 mehrere Kommunikationsanschlüsse zum Anschluss von externen elektrischen Signalleitungen. Im Betrieb dieser Schaltungen besteht die Gefahr, dass durch einen Blitzeinschlag bedingte Überspannungen über diese Signalleitungen in das Innere der Schaltung gelangen.

20 Fig. 1a zeigt eine integrierte Schaltung 10 mit Kommunikationsanschlüssen C1, C2, denen jeweils ein Eingabe/Ausgabe-Schaltkreis IO1 bzw. IO2 zur Eingabe und Ausgabe von Kommunikationssignalen von und zu Signalleitungen L1 bzw. L2 zugeordnet ist. Ferner ist jedem Anschluss C1, C2 ein Thyristor TY1 bzw. TY2 zugeordnet, um eine an dem entsprechenden Anschluss C1, C2 auftretende Überspannung durch einen
25 Stromfluss durch diesen Thyristor abzubauen. Je nach Polarität der abzubauenen Überspannung ist entweder die Anode oder die Kathode eines Thyristors direkt mit einem zwischen dem Schaltkreis IO und dem Anschluss C befindlichen Schaltungsknoten verbunden, wohingegen der andere Thyristoranschluss mit einem zur Stromableitung geeigneten, fest vorgegebenen Potenzial verbunden ist. Vorteilhaft ist die
30 gesamte Blitzschutzfunktionalität im Inneren (vgl. gestrichelte Linie) der integrierten Schaltung 10 realisiert, wobei die Anordnung eines separaten Thyristors für jeden der Anschlüsse C1, C2 es ermöglicht, die elektrischen Eigenschaften dieser Thyristoren

individuell an die Betriebsbedingungen an diesen Anschlüssen C1, C2 bzw. an den daran anschließenden Signalleitungen L1, L2 anzupassen. Ferner ermöglicht die im Rahmen der IC-Fertigung praktisch ohne Mehraufwand realisierbare Aufteilung der Blitzschutzfunktionalität auf zwei Thyristoren, dass eine überspannungsbedingte Be-

5 einträchtigung der Kommunikation über die Leitung L1 nicht unbedingt die Kommunikation über die Leitung L2 beeinträchtigt und umgekehrt.

Um nach einem Abbau einer an den Anschlüssen C1 und/oder C2 aufgetretenen Überspannung eine möglichst rasche und zuverlässige Fortsetzung des Betriebs der

10 Schaltung 10 zu ermöglichen, ist eine Steuerelektrode G' jedes Thyristors TY1, TY2 mit jeweils einem Steuerschaltkreis CO1, CO2 verbunden, welcher anhand der dort herrschenden Spannung einen Stromfluss durch den betreffenden Thyristor detektiert und auswertet, um im Falle eines detektierten Stromflusses einen der zwei Eingabe/Ausgabe-Schaltkreise IO1, IO2 stromlos zu schalten, indem diejenigen

15 Strompfade zwischen einem Versorgungspotenzial der Schaltung 10 und dem betreffenden Thyristor abgeschaltet werden, welche verhindern würden, dass der durch den abgeleiteten Strom gezündete Thyristor nach dem Abklingen des Strompulses wieder in den nichtleitenden Zustand zurückkehrt. Hierzu wird z.B. der Ausgangspegel des Steuerschaltkreises CO1 als binäres Steuersignal pd1 dem Eingang/Ausgang-

20 Schaltkreis IO1 eingegeben. Analog wird durch den Steuerschaltkreis CO2 ebenfalls ein Steuersignal pd2 bereitgestellt und dem Schaltkreis IO2 zugeführt.

Bei entsprechender Dimensionierung der Thyristoren TY1, TY2 lassen sich Überspannungen zuverlässig und mit minimaler Störung des Schaltungsbetriebs ableiten,

25 und zwar unabhängig davon, ob diese Überspannungen durch eine elektrostatische Aufladung oder eine blitzbedingte Einwirkung verursacht sind. Für eine auch für Blitzeinschläge geeignete Schutzfunktionalität ist zu berücksichtigen, dass blitzbedingte Überspannungen meist eine vergleichsweise größere Dauer und Stärke des Stromimpulses mit sich bringen.

30 Die Thyristoren TY1, TY2 dienen im dargestellten Beispiel beide zur Ableitung von positiven Überspannungen an den Anschlüssen C1, C2. Entsprechende negative

Überspannungen können durch Anordnung von Dioden zwischen diesen Anschlüssen und einem geeignet vorgegebenen Potenzial abgebaut werden.

Fig. 1b zeigt eine Schaltung 110, die wieder zwei Kommunikationsanschlüsse Ca, Cb aufweist, über welche Signale von und zu Signalleitungen La, Lb übertragen werden. Im Unterschied zu der zuvor beschriebenen Ausführungsform bilden diese Leitungen La, Lb jedoch einen einzigen Kommunikationskanal mit einem bestimmten Übertragungsstandard, so dass die den beiden Anschlüssen Ca, Cb jeweils zugeordneten Thyristoren TYa, TYb hier zweckmäßigerweise gleich dimensioniert sind. Da bei dieser Schaltung 110 lediglich ein Eingabe/Ausgabe-Schaltkreis IO vorgesehen ist, kann dieser Schaltkreis über einen einzigen Steuerschaltkreis CO angesteuert werden, welcher eingangsseitig mit den Steuerelektroden G' beider Thyristoren TY verbunden ist.

Fig. 1c zeigt eine Kombination der Schaltungen gemäß Fig. 1a und 1b. Die Funktion der Überspannungsableitung entspricht den oben bereits beschriebenen Mechanismen.

Fig. 2 zeigt die in Fig. 1a schematisch dargestellte Schaltung 10 (hier: ein xDSL-Transceivers) detaillierter. In der Darstellung von Fig. 2 sind die Thyristoren TY1, TY2 mit ihrem üblichen Ersatzschaltbild dargestellt. Die gestrichelte vertikale Linie kennzeichnet wieder die Grenze zwischen dem integrierten und dem nicht-integrierten Bereich der Schaltungsanordnung.

Im oberen Teil der Figur sind die Komponenten des ersten Kommunikationskanals des xDSL-Transceivers 10 dargestellt. Im nicht-integrierten Bereich wird ein Kommunikationssignal S1 über ein Leitungspaar übertragen, welches schaltungsseitig über einen Transformator Tr1 auf die Signalleitung L1 übertragen wird, wobei in an sich bekannter Weise ein Leitungsknoten T1 zum einen über einen Leitungsabschlusswiderstand RT1 mit einem Kommunikationsanschluss C1' verbunden ist und zum anderen direkt mit einem zweiten Kommunikationsanschluss C1 verbunden ist. Ebenfalls in an sich bekannter Weise ist damit ein bidirektionaler Datenübergang zwischen der Schaltung 10 und den externen Leitungen geschaffen, bei welchem ein auszugebendes Signal Sout1 über einen mit Versorgungspotenzialen VDD, VSS versorgten Leitungstreiber O1 auf den

Anschluss C1' und weiter über den Widerstand RT1 auf die Leitung L1 gegeben wird, wohingegen ein über den externen Transformator Tr1 der Schaltung 10 einzugebendes Signal einerseits über den Widerstand RT1 auf den Anschluss C1' und andererseits direkt auf den Anschluss C1 gegeben wird, um in der Schaltung 10 an den Eingang eines Eingangsschaltkreises I1 (nicht dargestellt) weitergeleitet zu werden, wobei durch
 5 entsprechende Dimensionierung des Widerstands RT gewährleistet ist, dass das der Eingangsstufe I1 eingegebene Signal (durch eine gewichtete Signalsubtraktion) nicht von einem gleichzeitig ausgegebenen Signal beeinträchtigt wird.

10 Tritt durch einen Blitzimpuls am Knoten T1 eine positive Spannung auf, die um einen gewissen Betrag (hier: 0,7V bei VDD=+5V und VSS=-5V) größer ist als VDD, so zündet der Thyristor TY1. Dadurch wird die Spannung am Knoten T1 auf ein unschädliches Maß begrenzt. An der Steuerelektrode G' des Thyristors TY fällt dadurch die Spannung von zuvor VDD auf eine Spannung nahe VSS. Mit der Steuerelektrode G' des Thyristors TY
 15 verbunden ist ein Steuerschaltkreis (Sensorschaltung), welcher wie im dargestellten Beispiel als einfacher Inverter INV1 ausgebildet sein kann. Dieser Steuerschaltkreis detektiert das Zünden des Thyristors TY und schaltet daraufhin den Leitungstreiber O1 aus (stromlos). Ob der Ausgang des Leitungstreibers O1 dabei hochohmig wird oder etwa niederohmig das Potenzial VSS annimmt, ist unerheblich.

20 Im dargestellten Beispiel ist der Eingang des Inverters INV1 ferner über einen Widerstand Rp mit dem positiven Versorgungspotenzial VDD verbunden, was im ungestörten Betrieb der Schaltung 10 das Potenzial am Eingang dieses Inverters auf VDD setzt und dementsprechend am Ausgang des Inverters einen Spannungspegel pd1
 25 bereitstellt, welcher den Treiber O1 normal arbeiten lässt. Bei einem Stromfluss durch den Thyristor TY1 fällt das Potenzial am Eingang des Inverters ab, so dass der Treiber O1 deaktiviert wird.

Nach Abklingen des über den Anschluss C1 und den Thyristor TY1 abgeleiteten Stroms
 30 fällt der Thyristor wieder in den gesperrten Zustand zurück, wodurch die Spannung an G' wieder auf VDD ansteigt und der Steuerschaltkreis INV1 den Leitungstreiber O1 wieder einschaltet, so dass unmittelbar nach dem Abklingen des Stroms der Betrieb des

Kommunikationskanals wieder aufgenommen werden kann. Tritt am Knoten T1 eine negative Spannung auf, so wird diese über eine dem Thyristor TY1 parallel geschaltete Diode D1 abgebaut.

- 5 Der soeben beschriebene Schaltungsteil ist als ein zweiter Kommunikationskanal nochmals ausgebildet und im unteren Teil der Fig. 2 ersichtlich. Abweichend von dem ersten Kommunikationskanal ist dieser Kommunikationskanal jedoch für einen anderen Signalspannungsbereich auf der betreffenden Signalleitung L2 ausgelegt, so dass sämtliche im unteren Teil der Figur dargestellten Komponenten sich in ihrer
10 Dimensionierung entsprechend von den Komponenten des ersten Kommunikationskanals unterscheiden, nicht jedoch in ihrer prinzipiellen Funktionsweise.

- Im Gegensatz zu einem Stand der Technik mit externen Blitzschutzmaßnahmen werden durch die Integration sämtlicher Blitzschutzelemente extern anzuordnende Elemente
15 nicht mehr benötigt, um einen ausreichenden Schutz der Schaltung vor durch Blitzeinschläge verursachte Überspannungen zu gewährleisten, und zwar im Wesentlichen ohne zusätzlichen Kostenaufwand im Rahmen der Fertigung der integrierten Schaltung.

- 20 Eine zur Realisierung des Thyristors TY geeignete CMOS-Struktur ist in Fig. 5a dargestellt. Als Thyristor ist ganz allgemein eine pnpn-Struktur geeignet, bei der ein mittlerer Bereich (n oder p) als Steuerelektrode kontaktiert ist (vgl. auch Fig. 5b).

- Selbstverständlich könnte anstatt einer Ableitung von positiven Überspannungen mittels
25 eines Thyristors und einer Ableitung negativer Überspannungen mittels einer Diode auch die umgekehrte Anordnung vorgesehen sein, bei welcher die positive Spannung über eine Diode und die negative Spannung über einen Thyristor abgebaut wird. In diesem Fall ist gegenüber der dargestellten Ausführungsform die Polung des Thyristors und der Diode für den betreffenden Kommunikationskanal umzukehren, wobei dann also die
30 Anode A des Thyristors an VDD und die Kathode K des Thyristors am zu schützenden Übertragungsknoten T1 läge.

Fig. 3a zeigt die in Fig. 1b schematisch dargestellte Schaltung 110 detaillierter. Hieraus ist ersichtlich, dass die Schaltungsanordnung mit einem voll-differenziellen Signal auf Leitungen La, Lb arbeitet, die über Anschlüsse Ca, Cb, Ca', Cb' wieder mit einem Ausgangstreiber O und einem Eingangsschaltkreis I verbunden sind, um ein Signal Sout auszugeben bzw. ein Signal Sin zu empfangen. Im unteren Teil der Figur erkennt man wieder die mit TYa, TYb bezeichneten Thyristoren zum Abbau von positiven Überspannungen auf den Leitungen La, Lb sowie Dioden Da, Db zum Abbau der negativen Überspannungen auf diesen Leitungen. Der Steuerschaltkreis zum Abschalten des Leitungstreibers O besteht hier wieder aus einem Inverter INV, dessen Eingang von den Potenzialen an beiden Steuerelektroden G' beaufschlagt wird und ferner über einen Widerstand Rp mit einem Bezugspotenzial Vref verbunden ist. Das Ausgangssignal pd des Inverters wird wieder einem Steueranschluss des Leitungstreibers O eingegeben.

Fig. 3b zeigt einen Teil einer weiteren Ausführungsform, welche eine Modifikation der in Fig. 3a dargestellten Schaltung einsetzt. Dargestellt sind die Schaltungskomponenten betreffend einen voll-differenziellen Eingabe/Ausgabe-Kanal einer integrierten Schaltung 110', bei welcher die Leitungen La, Lb durch einen Doppel-Anoden-Thyristor TYab abgesichert sind, dessen Aufbau in Fig. 5b dargestellt ist. Die Schaltungsanordnung 110' besitzt weitere, nicht dargestellte Kommunikationsanschlüsse und Thyristoren.

Fig. 4 veranschaulicht eine weitere Ausführungsform einer integrierten Schaltung 310 mit einer Vielzahl (1...n) von jeweils voll-differenziell ausgebildeten Kommunikationskanälen der in Fig. 3a dargestellten Art.

Zusammenfassend wird durch die Erfindung ein Blitzschutz für mikroelektronische integrierte Schaltungen bereitgestellt, der nahezu kostenneutral realisiert werden kann und bei Verwendung in integrierten Schaltungen mit unterschiedlich ausgebildeten Kommunikationskanälen durch die Zuordnung jeweils separater Thyristoren optimal angepasst werden kann, um einen möglichst störungsarmen Kommunikationsbetrieb zu ermöglichen.

Anspruch

- 5 1. Integrierte Schaltung (10; 110; 110'; 210; 310) für ein drahtgebundenes Kommunikationssystem, umfassend mehrere Kommunikationsanschlüsse (C; C, C') zum Anschluss von externen elektrischen Signalleitungen (L),

wobei jedem Kommunikationsanschluss (C; C, C') ein Eingabe/Ausgabe-

10 Schaltkreis (IO; O, I) zur Eingabe und/oder Ausgabe von Kommunikationssignalen (S) von bzw. zu den Signalleitungen (L) zugeordnet ist,

wobei jedem Kommunikationsanschluss (C; C, C') einer von mehreren Thyristoren (TY) zugeordnet ist, um eine an einem der Kommunikationsanschlüsse (C; C, C') auftretende Überspannung durch einen Stromfluss durch den zugeordneten

15 Thyristor (TY) abzubauen,

wobei eine Steuerelektrode (G') jedes Thyristors (TY) mit einem Steuerschaltkreis (CO; INV) verbunden ist, welcher einen Stromfluss durch diesen Thyristor (TY)

20 detektiert und im Falle eines detektierten Stromflusses denjenigen Eingabe/Ausgabe-Schaltkreis (IO; O) stromlos schaltet, welcher demjenigen Kommunikationsanschluss (C; C, C') zugeordnet ist, dem dieser Thyristor (TY) zugeordnet ist.
- 25 2. Integrierte Schaltung (10; 110; 110'; 210; 310) nach Anspruch 1, wobei die Anode (A) oder Kathode (K) wenigstens eines der Thyristoren (TY) mit einem Kommunikationsanschluss (C; C, C') verbunden ist und die Kathode (K) bzw. Anode (A) dieses Thyristors (TY) mit einem Versorgungspotenzial (VDD, VSS) der integrierten Schaltung verbunden ist.
- 30 3. Integrierte Schaltung (10; 110; 110'; 210; 310) nach Anspruch 1 oder 2, wobei die Anode (A) oder Kathode (K) wenigstens eines der Thyristoren (TY) mit Kathoden (K) bzw. Anoden (A) von mehreren Dioden verbunden ist und die Anoden (A) bzw. Kathoden (K) dieser Dioden mit verschiedenen der Kommunikationsanschlüsse (C;

C, C') verbunden sind, um an diesen Kommunikationsanschlüssen auftretende Überspannungen mittels dieses Thyristors (TY) abzubauen.

4. Integrierte Schaltung (10; 110; 110'; 210; 310) nach Anspruch 1, 2 oder 3, wobei wenigstens einer (TYab) der Thyristoren (TY) als Mehrfachthyristor mit mehreren Kathoden (K) oder mehreren Anoden (A) ausgebildet ist und diese Kathoden (K) bzw. Anoden (A) mit verschiedenen der Kommunikationsanschlüsse (C; C, C') verbunden sind, um an diesen Kommunikationsanschlüssen auftretende Überspannungen mittels dieses Thyristors (TYab) abzubauen.

5. Integrierte Schaltung (10; 110; 110'; 210; 310) nach einem der Ansprüche 1 bis 4, wobei wenigstens einer der Thyristoren (TY) mit einer Schwellspannung ausgelegt ist, die weniger als 150% der betriebsmäßig maximal an diesem Thyristor (TY) anliegenden Spannung beträgt.

6. Integrierte Schaltung (10; 110; 110'; 210; 310) nach einem der Ansprüche 1 bis 5, wobei wenigstens einer der Steuerschaltkreise (CO; INV) als Inverter ausgebildet ist, dessen Eingang mit der Steuerelektrode (G') wenigstens eines der Thyristoren (TY) verbunden ist.

7. Integrierte Schaltung (10; 110; 110'; 210; 310) nach einem der Ansprüche 1 bis 6, wobei jeder der Kommunikationsanschlüsse (C; C, C') genau einem von mehreren Kommunikationskanälen der integrierten Schaltung zugeordnet ist und jeder der Thyristoren (TY) genau einem der Kommunikationskanäle zugeordnet ist.

Zusammenfassung

5 Erfindungsgemäß ist eine integrierte Schaltung (210) für ein drahtgebundenes Kommunikationssystem vorgesehen, umfassend mehrere Kommunikationsanschlüsse (C) zum Anschluss von externen elektrischen Signalleitungen (L),

wobei jedem Kommunikationsanschluss (C) ein Eingabe/Ausgabe-Schaltkreis (IO) zur
10 Eingabe und/oder Ausgabe von Kommunikationssignalen von bzw. zu den Signalleitungen (L) zugeordnet ist,

wobei jedem Kommunikationsanschluss (C) einer von mehreren Thyristoren (TY) zugeordnet ist, um eine an dem entsprechenden Kommunikationsanschluss (C) auf-
15 tretende Überspannung durch einen Stromfluss durch diesen Thyristor (TY) abzubauen,

wobei eine Steuerelektrode (G') jedes Thyristors (TY) mit einem Steuerschaltkreis (CO) verbunden ist, welcher einen Stromfluss durch diesen Thyristor (TY) detektiert und im Falle eines detektierten Stromflusses denjenigen Eingabe/Ausgabe-Schaltkreis (IO; O)
20 stromlos schaltet, welcher demjenigen Kommunikationsanschluss (C; C, C') zugeordnet ist, dem dieser Thyristor (TY) zugeordnet ist.

Die integrierte Schaltung ist somit gegen ein Auftreten von Überspannungen geschützt und wird durch auftretende Überspannungen vergleichsweise wenig beeinträchtigt.

25

(Figur 1c)

Figur zur Zusammenfassung

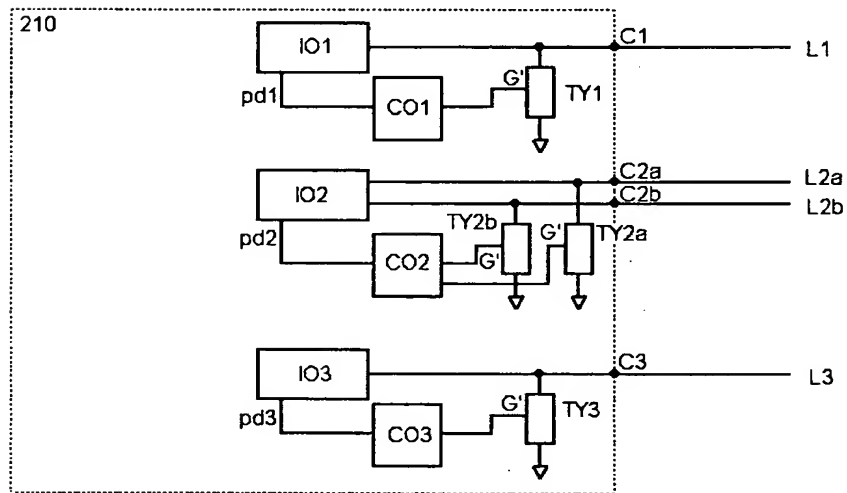


Fig.1c

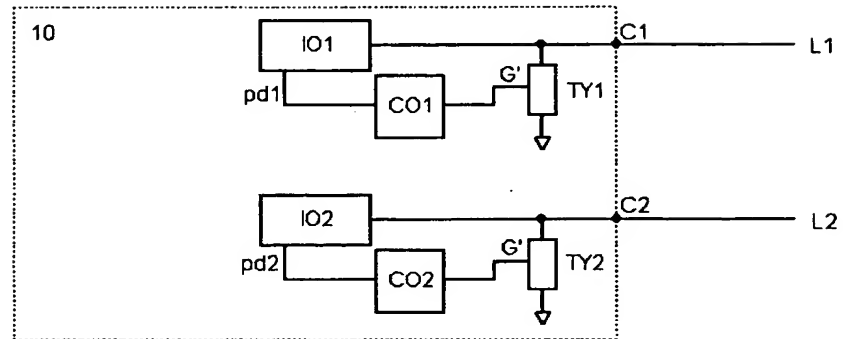


Fig.1a

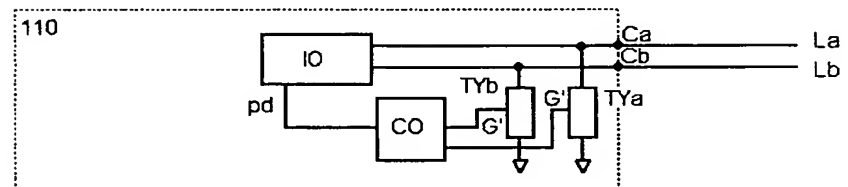


Fig.1b

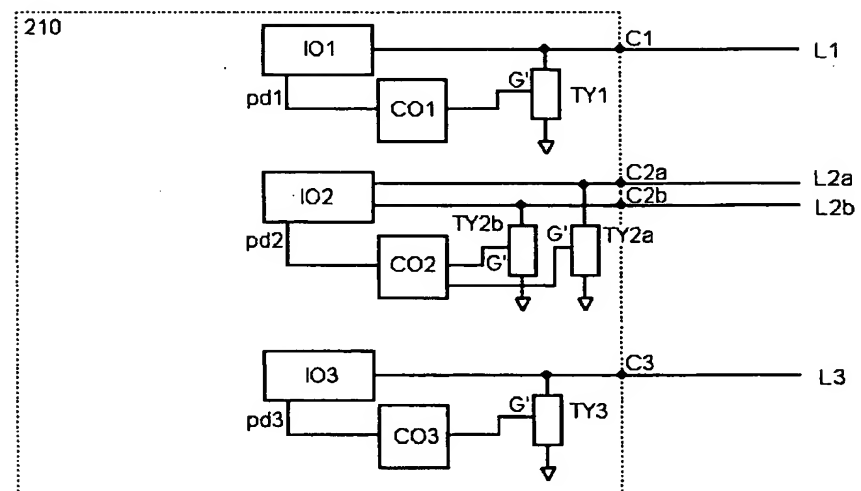


Fig.1c

10

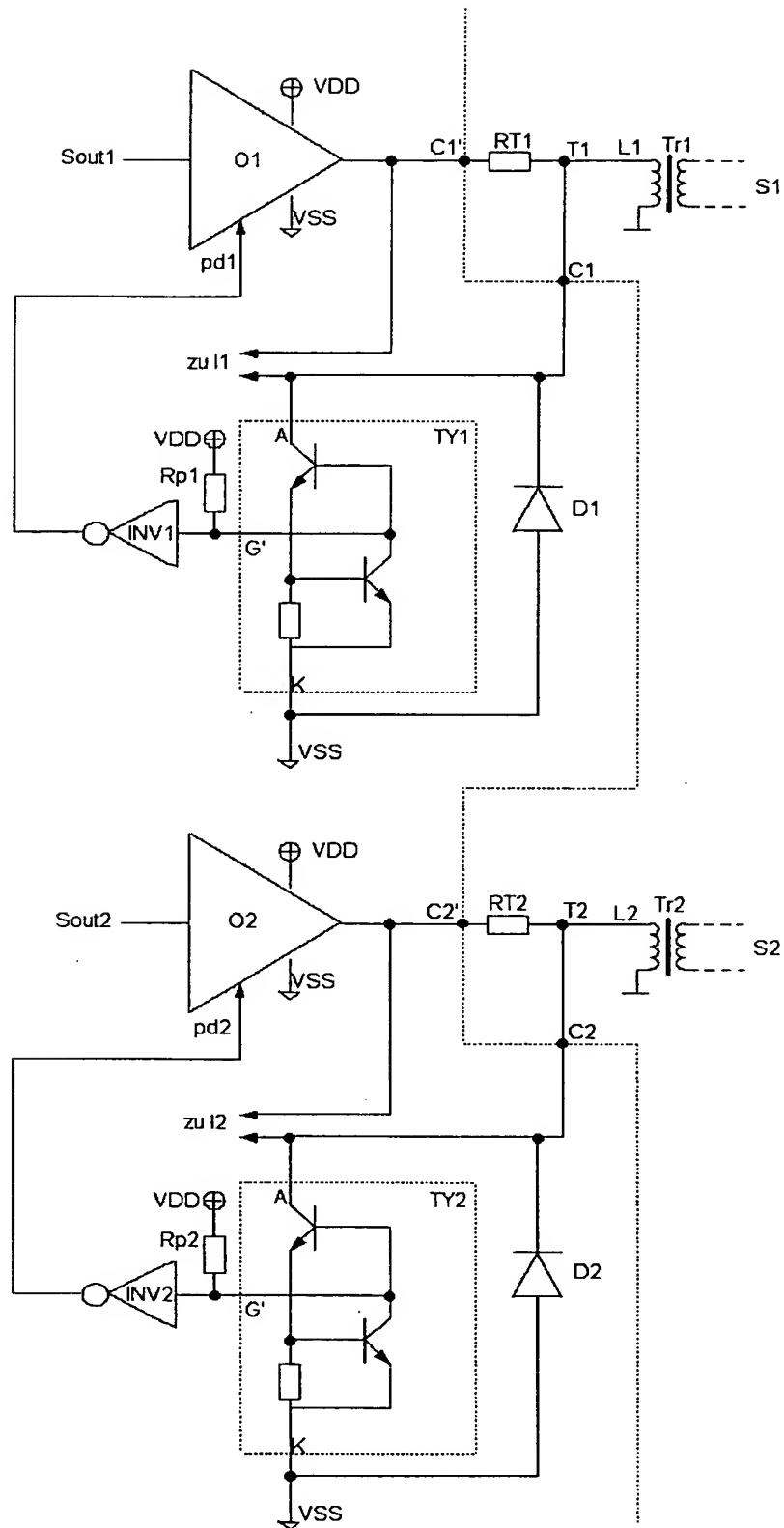


Fig. 2



12.

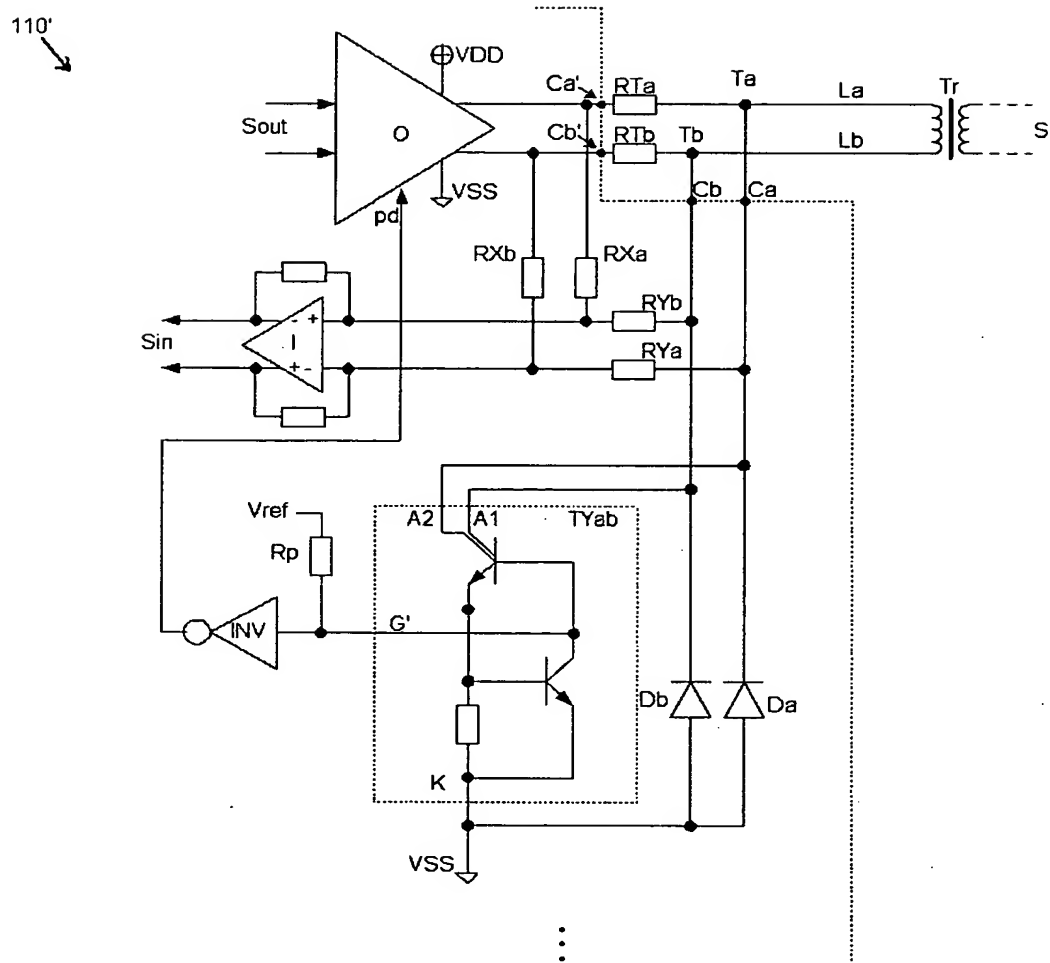


Fig. 3b

310

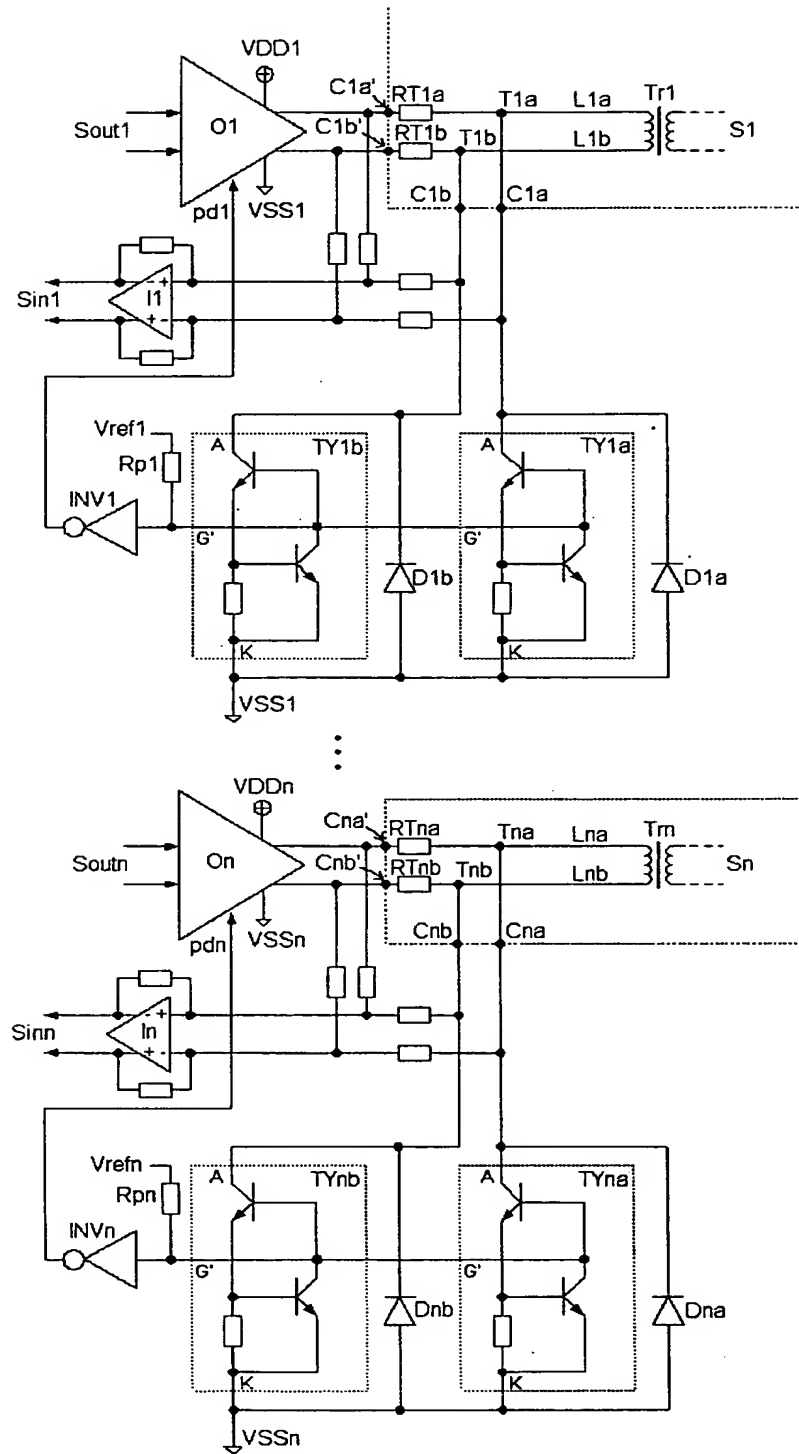


Fig. 4

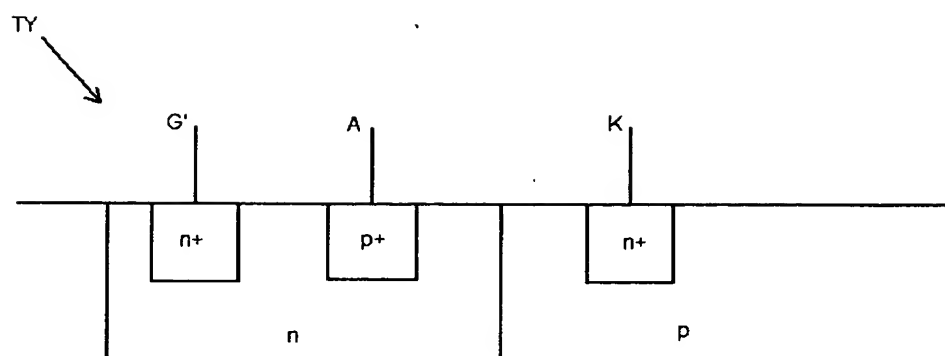


Fig. 5a

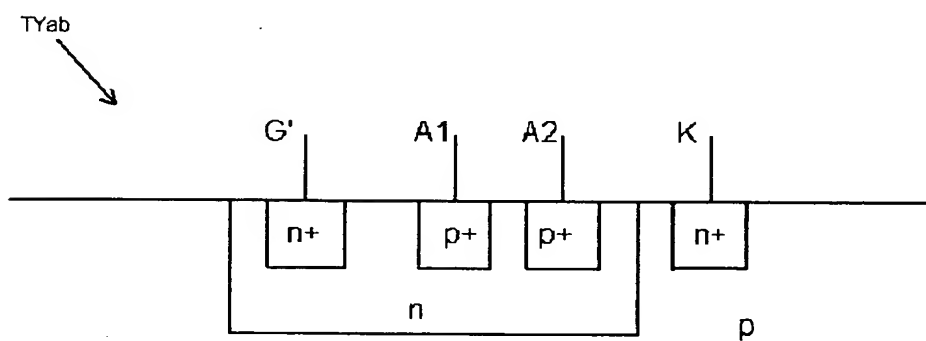


Fig. 5b